



中华人民共和国国家计量检定规程

JJG 1015—2006

通用数字集成电路测试系统

General Digital Integrated Circuit Testing System

2006-12-08 发布

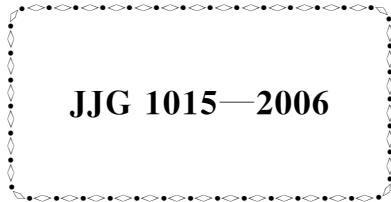
2007-03-08 实施

国家质量监督检验检疫总局发布

通用数字集成电路测试系统

检定规程

Verification Regulation of General Digital
Integrated Circuit Testing System



本规程经国家质量监督检验检疫总局 2006 年 12 月 8 日批准，并自 2007 年 3 月 8 日起实施。

归口单位：全国无线电计量技术委员会

起草单位：信息产业部电子工业标准化研究所

本规程委托全国无线电计量技术委员会负责解释

本规程主要起草人：

陈大为 (信息产业部电子工业标准化研究所)

吴京燕 (信息产业部电子工业标准化研究所)

参加起草人：

周 旭 (信息产业部电子工业标准化研究所)

王 酣 (信息产业部电子工业标准化研究所)

目 录

1 范围	(1)
2 引用文件	(1)
3 概述	(1)
4 计量性能要求	(1)
4.1 器件电源	(1)
4.2 精密测量单元	(2)
4.3 驱动单元	(2)
4.4 比较单元	(2)
4.5 系统时钟	(2)
5 通用技术要求	(2)
6 计量器具控制	(2)
6.1 检定条件	(2)
6.2 检定项目及检定方法	(3)
6.3 检定结果的处理	(10)
6.4 检定周期	(10)
附录 A 数字集成电路测试系统检定证书及检定结果通知书内页格式	(11)

通用数字集成电路测试系统检定规程

1 范围

本规程适用于数字集成电路测试系统，包括混合集成电路及存贮器测试系统的数字部分的首次检定、后续检定和使用中检验。

2 引用文件

JJF 1059—1999 《测量不确定度评定与表示》

注：使用本规程时，应注意使用上述引用文献的现行有效版本。

3 概述

通用数字集成电路测试系统测试对象是数字逻辑集成电路器件。可用于圆晶片的测试和封装后的器件测试及产品检验、分析、筛选等测试。典型结构由驱动/比较单元、图形发生器、时钟发生器、精密测量单元、器件电源及控制单元组成。混合电路测试系统及存贮器测试系统中的数字测试单元与数字集成电路测试系统结构基本一致。对于它们的数字测试单元的检定等同于通用数字集成电路测试系统。以下为数字信号测试系统结构示意图。

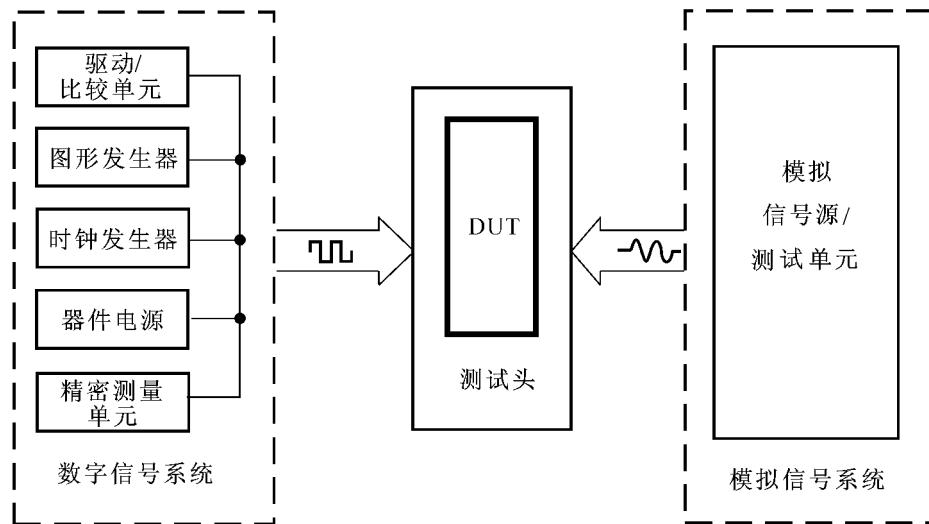


图 1 集成电路测试系统结构示意图

本规程是通过分项参数检定和标准样片测量对数字集成电路测试系统的主要单元及性能参数进行检定，以保证测试系统关键量值的溯源。

4 计量性能要求

4.1 器件电源